

重新查詢

友善列印

0981學期 課程基本資料

系所 / 年級	資工系 2年級	課號 / 班別	64U00169 / B
學分數	3學分	選 / 必修	必修
科目中文名稱	數位系統設計	科目英文名稱	Digital System Design
主要授課老師	關國裕	開課期間	一學年之上學期
人數上限	61 人	已選人數	60人

起始週 / 結束週 / 上課地點 / 上課時間

第1週 / 第18週 / I527 / 星期4第98節
第1週 / 第18週 / I527 / 星期4第05節
第1週 / 第18週 / I527 / 星期4第06節

請各位同學遵守智慧財產權觀念；請勿非法影印。

教學綱要

- 一、教學目標(Objective) This course is aimed at introducing the fundamental concepts and the basic tools used in the logic design of digital systems.
- 二、先修科目(Pre Course) 離散數學
- 三、教材內容(Outline) 應用交換網路的基本理論來解決邏輯設計問題的介紹。
- 四、教學方式(Teaching Method) 講授、研討、媒體運用、專題實作
- 五、參考書目(Reference) Fundamentals of Logic Design--Charles H. Roth, Jr.
代理商--滄海書局

2009/9/17	Introduction	關國裕
2009/9/24	Boolean Algebra	關國裕
2009/10/1	Applications of Boolean Algebra Minterm and Maxterm Expansions	關國裕
2009/10/8	Karnaugh Maps	關國裕
2009/10/15	Quine-McCluskey Method	關國裕
2009/10/22	Multi-Level Gate Circuits NAND and NOR Gates	關國裕
2009/10/29	Combinational Circuit Design and Simulation Using Gates	關國裕

六、教學進度(Syllabi)

2009/11/5 Combinational Circuit Design and Simulation Using Gates
2009/11/12 Mid-term Exam.
2009/11/19 Multiplexers, Decoders, and Programmable Logic Devices
2009/11/26 Multiplexers, Decoders, and Programmable Logic Devices
2009/12/3 Latches and Flip-Flop
2009/12/10 Latches and Flip-Flop
2009/12/17 Registers and Counters
2009/12/24 Registers and Counters
2009/12/31 Analysis of Clocked Sequential Circuits
2010/1/7 Analysis of Clocked Sequential Circuits
2010/1/14 Final Exam.

關國裕
關國裕
關國裕
關國裕
關國裕
關國裕
關國裕
關國裕
關國裕
關國裕
關國裕

七、評量方式(Evaluation)

Participation Team Project Mid-term Exam Final Exam

八、講義位址(<http://>)

九、教育目標

重新查詢